

HY75910 10 KEYS 电容式触摸按键 规格书Ver1.0

产品描述	1
产品特点	1
产品应用	1
封装脚位图	2
脚位定义	2
AC / DC Characteristics	3
1 Absolutely max. Ratings	3
2 D.C. Characteristics	3
3 A.C. Characteristics	4
输出指示	4
串行传输时序图	5
功能描述	5
注意事项	5
应用线路图:	7
封装说明	9

● 产品描述

提供10个触摸感应按键及IIC通讯界面，并有按键输出INT脚与MCU联系。提供低功耗模式，可使用于电池应用的产品。特性上对于防水和抗干扰方面有很优异的表现！

● 产品特点

工作电压范围：2.7V - 5.5V

工作电流：3mA（正常模式）；10 uA（休眠模式）@5V

10个触摸感应按键

持续无按键4秒，进入休眠模式

提供串行界面 SCL、SDA、INT 作为与 MCU 沟通方式。

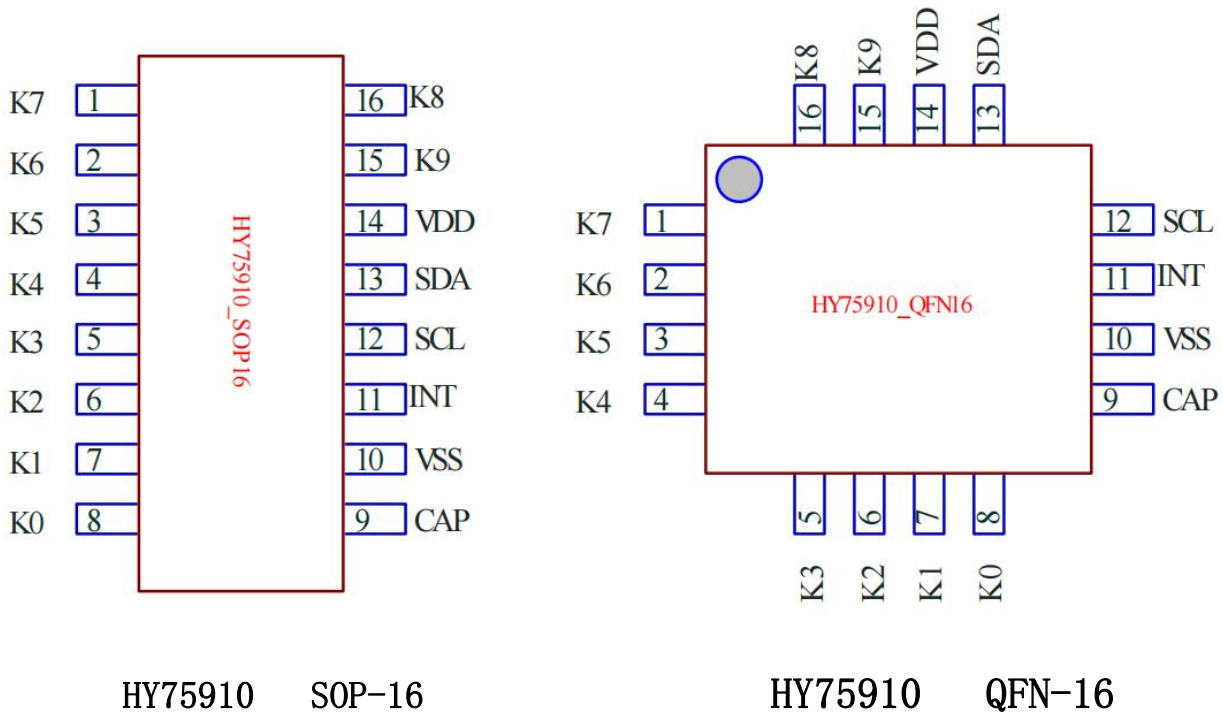
可以经由调整 CAP 脚的外接电容，调整灵敏度，电容越大灵敏度越高

具有防水及水漫成片水珠覆盖在触摸按键面板，按键仍可有效判别

● 产品应用

各种大小家电，娱乐产品触摸按键

封装脚位图



● 脚位定义

SOP16	QFN16	脚位名称	类型	功能描述
3	3	K5	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
4	4	K4	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
5	5	K3	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
6	6	K2	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
7	7	K1	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
8	8	K0	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
9	9	CAP	---	电容须使用 NPO 材质电容或 X7R 材质电容 使用范围: 6800pF-33000pF, 电容越大灵敏度越高
10	10	VSS	P	电源负端

11	11	INT	I	有按键通知输出脚
12	12	SCL	I	IIC 时钟脚
13	13	SDA	IO	IIC 资料脚
14	14	VDD	P	电源正端
15	15	K9	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
16	16	K8	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
1	1	K7	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力
2	2	K6	I	触摸按键脚, 串接100-4700欧姆, 能提高抗干扰和提高抗静电能力

I:输入

O:输出

P:电源

● AC / DC Characteristics

1 Absolutely max. Ratings

ITEM	SYMBOL	RATING	UNIT
Operating Temperature	Top	-20- +70	°C
Storage Temperature	Tsto	-50- +125	°C
Supply Voltage	VDD	5.5	V
Voltage to input terminal	Vin	Vss-0.3 to Vdd+0.3	V

2 D.C. Characteristics

(Condition : Ta= 25 ± 3 °C, RH ≤ 65 %, VDD =+ 5V, VSS=0V)

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Operating voltage	VDD		3.3	5	5.5	V
Operating current	I _{OPRI}	VDD=5V		3		mA
Input low voltage for input and I/O port	V _{IL1}		0		0.3VD D	V
Input high voltage for input and I/O port	V _{IHI}		0.7VD D		VDD	V

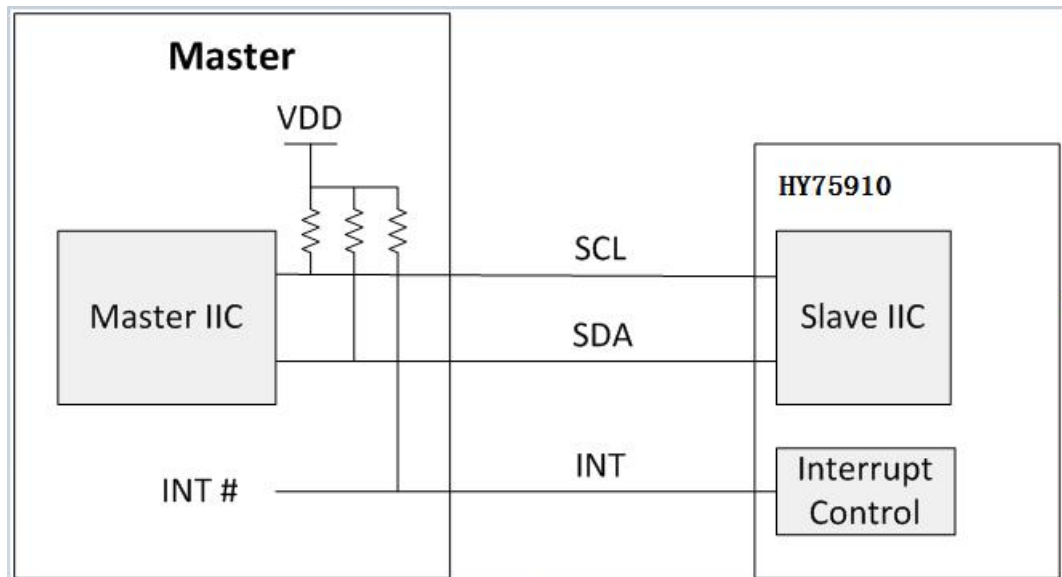
Output port source current	I_{OH1}	$V_{OH}=0.9VDD, @5V$	4	mA
Output port sink current	I_{OL1}	$V_{OL}=0.1VDD, @5V$	8	mA

3 A.C. Characteristics

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
System clock	f_{SYS1}	OSC @5v		4		MHz
Low Voltage Reset	V_{Lvr}		2.0	2.2	2.4	V
SCK positive pulse time	SCK_H		0.04		10	mS
SCK negative pulse time	SCK_L		0.04		10	mS
Time of Data interval			30			mS

● 输出指示

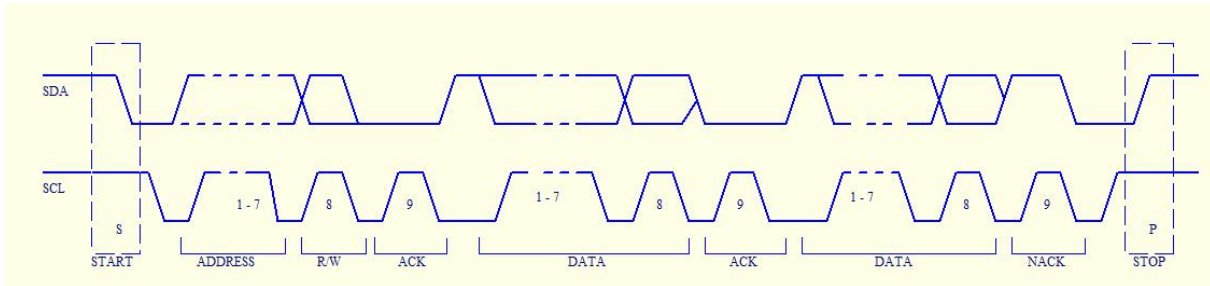
芯片使用 IIC 数据传输协议，两线式总线 SCL、SDA 来读写数据。INT 脚位用来通知 Master 有按键状态变化。



• Figure6. IIC connect for master and HY75910

INT 在无按键状态变化时为 High，当有按键时，INT 脚位会拉 Low，无按键为 High。

● 串行传输时序图



Slave Address

Slave address (A6-A0)	Read (A6-A0, R)
53H	A7H

Package Data

Read byte	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	K7	K6	K5	K4	K3	K2	K1	K0
1							K9	K8

● 功能描述

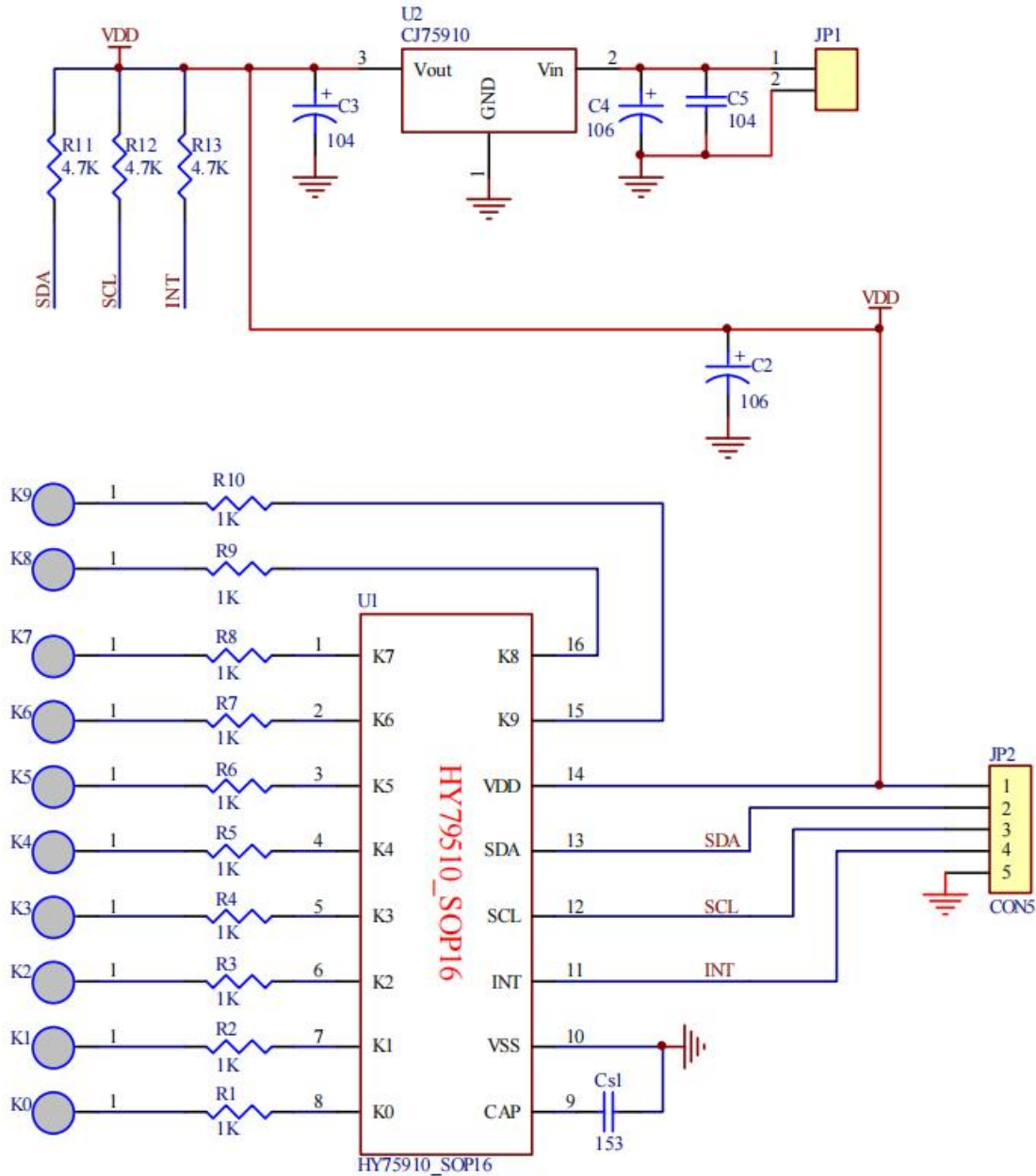
- 1 HY75910 于手指按压触摸盘，在 50ms 内输出对应按键的状态。
- 2 单键优先判断输出方式处理，如果 K1 已经承认了，需要等 K1 放开后，其他按键才能再被承认，同时间只有一个按键状态会被输出。
- 3 具有防呆措施，若是按键有效输出连续超过 10 秒，就会做复位。
- 4 环境调适功能，可随环境的温湿度变化调整参考值，确保按键判断工作正常。
- 5 可分辨水与手指的差异，对水漫与水珠覆盖按键触摸盘，仍可正确判断按键动作。但水不可于按键触摸盘上形成“水柱”，若如此则如同手按键一般，会有按键承认输出。
- 6 不使用的按键请接地，避免太过灵敏而产生误动。

● 注意事项

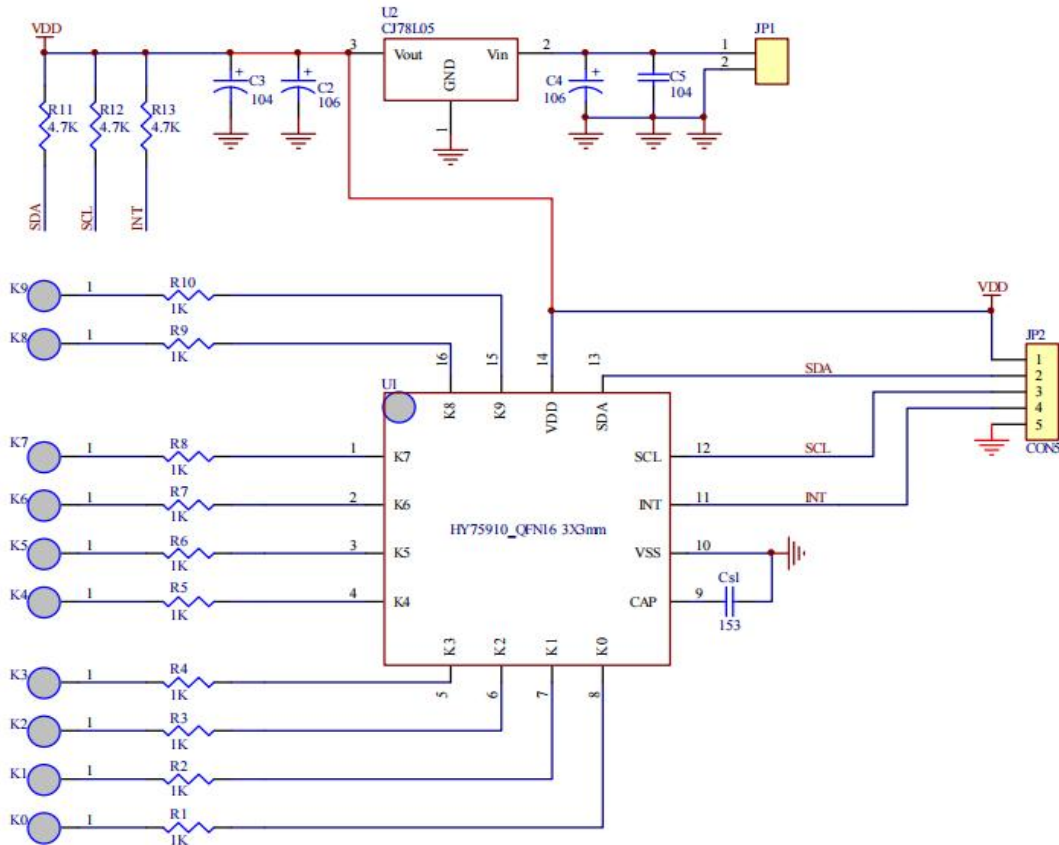
1. Cs电容和灵敏度的关系：
 - ① Cs 电容越小，触摸灵敏度越低
 - ② Cs 电容越大，触摸灵敏度越高

- ③ Cs 电容值范围在 6800pF (682) — 33000pF (333) 之间
- ④ 由于 Cs 量测的电容, 要选择对温度变化系数小, 容值特性稳定的电容材质, 所以须使用 NPO 材质电容或 X7R 材质电容
2. 电源的布线(Layout)方面, 首先要以电路区块划分, 触摸IC能有独立的走线到电源正端, 若无法独立的分支走线, 则尽量先提供触摸电路后在连接到其他电路。接地部分也相同, 希望能有独立的分支走线到电源的接地点, 也就是采用星形接地, 如此避免其他电路的干扰, 会对触摸电路稳定有很大的提升效果。
3. 单面板PCB设计, 建议使用感应弹簧片作为触摸盘, 以带盘的弹簧片最佳, 触摸盘够大才能获得最佳的灵敏度。
4. 若使用双面PCB设计, 触摸盘(PAD)可设计为圆形或方形, 一般建议12mm x 12mm, 与IC的联机应该尽量走在触摸感应PAD的另外一面。同时连接线应该尽量细, 也不要绕远路。
5. PCB 和外壳一定要紧密的贴合, 若松脱将造成电容介质改变, 影响电容的量测, 产生不稳定的现象, 建议外壳与PAD之间可以采用非导电胶黏合, 例如压克力胶3M HBM系列。
6. 为提高灵敏度整体的杂散电容要越小越好, 触摸IC接脚与触摸盘之间的走线区域, 在正面与背面都不铺地, 但区域以外到PCB的周围则希望有地线将触摸的区域包围起来, 如同围墙一般, 将触摸盘周围的电容干扰隔绝, 只接受触摸盘上方的电容变化, 地线与区域要距离2mm以上。触摸盘PAD与PAD之间距离也要保持2mm以上, 尽量避免不同PAD的平行引线距离过近, 如此能降低触摸感应PAD对地的寄生电容, 有利于产品灵敏度的提高。
7. 电容式触摸感应是将手指视为导体, 当手指靠近触摸盘时会增加对地的路径使杂散电容增加, 藉此侦测电容的变化, 以判断手指是否有触摸。触摸盘与手指所构成的电容变化与触摸外壳的厚度成反比, 与触摸盘和手指覆盖的面积成正比。
8. 外壳的材料也会影响灵敏度, 不同材质的面板, 其介电常数不同, 如 玻璃 > 有机玻璃(压克力) > 塑胶, 在相同的厚度下, 介电常数越大则手指与触摸盘间产生的电容越大, 量测时待测电容的变化越大越容易承认按键, 灵敏度就越高, 覆盖在PCB板材, 不得含有金属或导电组件的成分, 表面涂料亦同
9. 电源供应必须稳定, 若供应电源之电压发生飘移或快速飘移或移位, 可能造成灵敏度异常或误侦测。

● 应用线路图 SOP16:



● 应用线路图 QFN16:



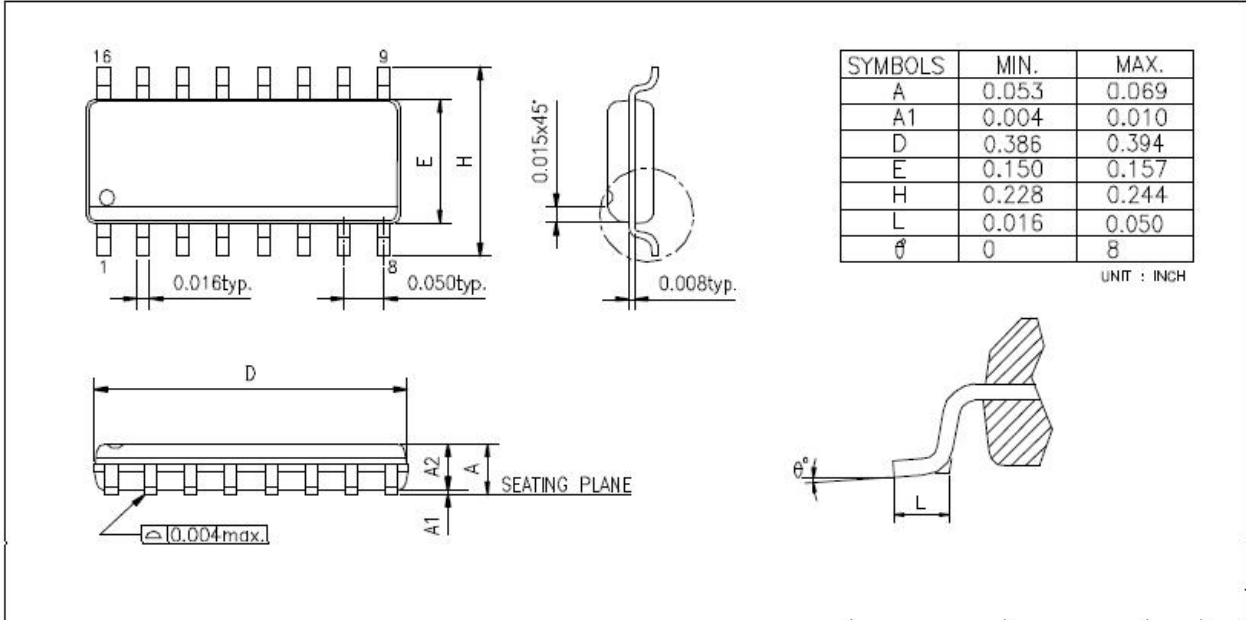
Cs 外接电容与压克力厚度关系:

以铁片弹簧键，圆型实心直径 12 MM 为例，压克力厚度与 CS 电容的关系如下:

压克力厚度(mm)	CS	灵敏度设定
1	682	16
2	103	16
3	153	16
4	223	16
5	223	16
10	333	16

此表格仅供参考，不同的 PAD 大小，PCB layout 皆会影响。

封装说明 (16-SOP)



封装说明 (QFN16 3*3mm)

